

PAT-NO: JP403101141A  
DOCUMENT-IDENTIFIER: JP 03101141 A  
TITLE: MANUFACTURE OF SEMICONDUCTOR DEVICE  
PUBN-DATE: April 25, 1991  
INVENTOR-INFORMATION:  
NAME  
KAWADA, MASAKAZU  
MATSUI, YASUO  
ASSIGNEE-INFORMATION:  
NAME  
SUMITOMO BAKELITE CO LTD  
APPL-NO: JP01235827  
APPL-DATE: September 13, 1989  
INT-CL (IPC): H01L021/60  
US-CL-CURRENT: 29/827  
ABSTRACT:

COUNTRY  
N/A

PURPOSE: To remove an oxide film and a contamination on an electrode and to enhance the yield end reliability of a bonding operation by a method wherein, before a semiconductor chip is mounted on a tape carrier, an aluminum electrode is irradiated with an excimer laser.

CONSTITUTION: Conductor patterns are formed, by a photoetching operation or the like, on a flexible board formed by pasting a conductor 2 on an insulating film 1; the surface is plated 4 to form a tape carrier 12. Aluminum electrodes 8 on the surface of a semiconductor chip 5 are irradiated with an excimer laser beam through a mask to remove an oxide film and a contamination on the surface. The patterns on the carrier 12 are faced downward; they are placed on the chip 5; the electrodes 8 are aligned with tip bumps 6 of inner leads 7; a bonding tool 13 is applied, heated and pressurized from the side of the film 1; the patterns are connected to the chip. Thereby, it is possible to exclude a defective bonding operation such as a lack of a bonding strength of the chip.

COPYRIGHT: (C) 1991, JPO&Japio

⑬ Int. Cl.<sup>5</sup>

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)4月25日

H 01 L 21/60

3 1 1 T

6918-5F

審査請求 未請求 請求項の数 1 (全5頁)

⑮ 発明の名称 半導体装置の製造方法

⑯ 特 願 平1-235827

⑰ 出 願 平1(1989)9月13日

⑱ 発 明 者 川 田 政 和 東京都港区三田3丁目11番36号 住友ベークライト株式会社内

⑲ 発 明 者 松 井 泰 雄 東京都港区三田3丁目11番36号 住友ベークライト株式会社内

⑳ 出 願 人 住友ベークライト株式会社 東京都千代田区内幸町1丁目2番2号

## 明 細 書

## 1. 発明の名称

半導体装置の製造方法

## 2. 特許請求の範囲

(I) 可とう性のある絶縁性フィルム上に導電体で形成した回路パターンを有するテープキャリアに半導体チップを搭載する半導体装置の製造方法において、アルミ電極面にエキシマレーザー光を照射処理した半導体チップの上に、導電体パターンを下側にしたテープキャリアを載置し、位置合わせした後、前記絶縁性フィルム側からボンディングツールを当接させ、絶縁性フィルムを介して、導電体パターンのインナーリードの先端と半導体チップ上の電極を加熱加圧することを特徴とする半導体装置の製造方法。

## 3. 発明の詳細な説明

(産業上の利用分野)

本発明は、テープキャリアに半導体チップを実装した半導体装置の製造方法に関するものである。

## (従来の技術)

近年、ディスプレイ、電子計算機など半導体を用いるデバイスにおいて、小型・薄型・高密度化のため、テープキャリア方式が有望視されている。しかしながら、従来のテープキャリアは、デバイス孔内へ突き出したインナーリードを形成する必要があるため工程が複雑で、不安定なリードが変形するため歩留まりが悪く、このため極めてコストも高いという欠点があった。

このような問題を解消するため、本発明者らは先に、デバイス孔へ突き出すリードを形成せずに半導体チップを実装する方法の発明をなし開示した。

第1図に示すように、まず絶縁性フィルム(1)と導電体(2)を接着剤(3)ではりあわせたフレキシブル基板上に形成された導電体パターンに、半導体チップ(5)をフェイスダウンで位置合わせをする。その後、絶縁性フィルム(1)側からボンディングツール(13)を当接させ、絶縁性フィルム(1)を介して導電体パターンのインナー

リード(7)の先端と半導体チップ上のアルミ電極(8)を加熱加圧することにより半導体チップ(5)を実装し、テープキャリア方式の半導体装置が完成する。

この方法では、デバイス孔を形成する必要がないため、工程が少なく済み、しかもデバイス孔へ突き出している導電体のリードが変形する不良発生がないため、歩留まりが高く、低コストになり、しかも接続部の信頼性が高いという特徴があった。

通常、半導体チップ(5)と導電体パターンを接続するためにバンパ(6)を形成し、このバンパは半導体チップの電極(8)の表面または導電体パターンのインナーリード(7)の先端のどちらに設けてもよいが、一般に、半導体チップにバンパを形成するには、高額の設備と高度な技術が必要であり、工程も多くコストの非常に高いものであるため、バンパ付チップの入手も容易でなく、前述の方法でも第3図のように、インナーリードにバンパを形成し、半導体チップの搭載を行って

いた。

ところが、バンパを形成していない半導体チップのアルミ電極(8)の表面は、保管している間に酸化し、汚れたアルミ酸化膜(11)に覆われてしまうため、インナーリード(7)上のバンパ(6)と接続する場合に、この酸化膜を破る必要があり、このため接合強度が低くなったり、酸化膜を破るために圧力をかけすぎてチップ(5)に損傷を与えるなどの欠点があった。

(発明が解決しようとする課題)

本発明は、従来技術のこのような欠点に鑑みて種々の検討の結果なされたものであり、その目的とするところは、歩留まりが高く、かつ信頼性の高いテープキャリア方式の半導体装置を提供することにある。

(課題を解決するための手段)

すなわち本発明は、可とう性のある絶縁性フィルム上に導電体で形成した回路パターンを有するテープキャリアに半導体チップを搭載する半導体装置の製造方法において、アルミ電極面にエキシ

- 3 -

マレーザー光を照射処理した半導体チップの上に、導電体パターンを下側にしたテープキャリアを載置し、位置合わせした後、前記絶縁性フィルム側からボンディングツールを当接させ、絶縁性フィルムを介して、導電体パターンのインナーリードの先端と半導体チップ上の電極を加熱加圧することを特徴とする半導体装置の製造方法に関するものである。

以下、図面により本発明を詳細に説明する。

第1図は、本発明による半導体装置の製造方法を示す要部断面図である。絶縁性フィルム(1)と導電体(2)を接着剤(3)ではりあわせたフレキシブル基板上に、フォトリソグラフィなどの方法により形成された導電体パターンの表面にメッキ(4)を施したテープキャリア(12)を用意する。また、半導体チップ(5)は、第2図に示すように、表面のアルミ電極(8)にマスク(9)を置いてエキシマレーザー光源(10)よりレーザー光を照射し、電極表面の酸化膜(11)と共に汚れを除去しておく。

- 5 -

- 4 -

用意したテープキャリア(12)の導電体パターンを下側にし、レーザー照射処理した半導体チップ(5)の上に載置し、チップ上の電極(8)と導電体パターンのインナーリード(7)の先端バンパ(6)との位置を合わせる。続いて、絶縁性フィルム(1)側からボンディングツール(13)を当て、加熱加圧を行い導電体パターンに半導体チップを接続する。

このように、半導体チップをテープキャリアに搭載する前に、アルミ電極表面にのみエキシマレーザー光を照射することが本発明の特徴であり、これにより、アルミ電極上の酸化膜や汚れを除去することができ、接合の信頼性を高めることができる。

本発明において使用する絶縁性フィルム(1)と導電体(2)との積層体は、通常フレキシブル印刷回路用基板として用いられているものであれば何ら特定するものではないが、絶縁性フィルム(1)を介して加熱加圧するため、絶縁性フィルム(1)、接着剤(3)はポリイミド樹脂などの

- 6 -

ように耐熱性があり、かつできるだけ薄いものであるほうが望ましい。さらには、絶縁性フィルム(1)上に蒸着、スパッタリング、メッキなどの方法で金属膜を形成し、もしくは、金属箔上にエポキシ樹脂、ポリイミド樹脂などの絶縁性樹脂を塗布、乾燥して得られた接着剤を使用しない2層構造の積層体であれば、耐熱性を低下させ、あるいはボンディングツールによる加熱加圧の際に熱を伝える層が少なくなるので、よりよい結果を与える。

通常のデバイス孔のあるテープキャリア方式の半導体装置では、メッキ、エッチング、転写などによりデバイス孔へ突き出したインナーリード(7)の先端にパンプ(6)を形成する方法が工夫されているが、細い不安定なリードのため、工程が長くなり歩留まりも高くなくコスト高になるものであるのに対し、本発明の方法では、導電体のパターンインナーリードの先端にパンプ(6)を形成する方法は、リードの裏に絶縁性フィルム(1)があるため、リードの先端のみ部分的にメ

ッキを厚くつけたり、導電ペーストを塗布したり、先端以外の部分をエッチングで細くするなど一般に行われている方法で簡単にこなうことができ、特に限定するものではない。また、パンプ(6)の高さは、特に制限はないがその効果の点から10~40 $\mu$ mの間が望ましい。

導電体パターン表面に施してあるメッキ(4)は、その材質を特に限定するものではないが、半導体チップ上のアルミ電極(8)にあわせ、金、銅、はんだなどを用いるほうが好ましい。

また、本発明で使用するボンディングツール(13)は、通常半導体の搭載用に用いられているものであれば特に限定するものではないが、500℃、1秒、200g/リード荷重以上の加熱加圧でき、半導体チップとの平行度が5 $\mu$ m以下のものであれば、より良好な効果が得られる。

本発明で用いるエキシマレーザー光源(10)及びマスク(9)は、通常アブレーション加工に用いられているものであれば特に限定するものではないが、レーザー光源が、最大安定時エネルギー

- 7 -

- 8 -

100mJ以上、最大安定時出力30W以上、パルス幅10~30nsの性能であればより効果的である。

このように、本発明では、デバイス孔を必要としないフィルムキャリア方式の半導体装置の製造方法における、半導体チップ搭載時に接合強度が不足したりチップの損傷などが生じるという接合不良の欠点を排除することができ、接合強度を安定させ、高い歩留まりで高信頼性のフィルムキャリア方式の半導体装置が得られる。

以下、本発明の実施例を示す。

#### 〔実施例〕

厚さ35 $\mu$ mの電解銅箔にポリイミド樹脂を塗布・乾燥して厚さ25 $\mu$ mの絶縁層を形成し、2層構造の積層体を得た。これを幅35mmのテープ状にスリットし、銅箔面をエッチング加工することにより回路パターンを形成し、インナーリードの先端に電気メッキにより高さ25 $\mu$ mパンプを形成した後、裏面にニッケル3.0 $\mu$ mを下地にし、金1.0 $\mu$ mのメッキを施しテープキャリアを得

た。また、半導体チップは、チップ上のアルミ電極だけ露出するようなマスクを通して、エネルギー密度500mJ、波長248nmのKrF(クリプトンフッ素)エキシマレーザーを15パルス照射処理した。

次に、このテープキャリアの回路パターン面を半導体チップの電極面に向かい合わせ、回路パターンインナーリードの先端のパンプとチップ上の電極の位置合わせをし、ポリイミド樹脂絶縁層を介して、ボンディングツールを用いて、450℃、1秒、荷重100g/リードのボンディング条件で加熱加圧して接合し、半導体チップの搭載を行った。

得られた半導体装置における、インナーリードとチップのせん断強度は、すべてのリードで5g/1000 $\mu$ m<sup>2</sup>以上であり、実用上は問題の無いレベルであった。また、圧力などを特に高く設定する必要はなかったため、チップの損傷などの不良は生じなかった。

(発明の効果)

- 9 -

- 227 -

- 10 -

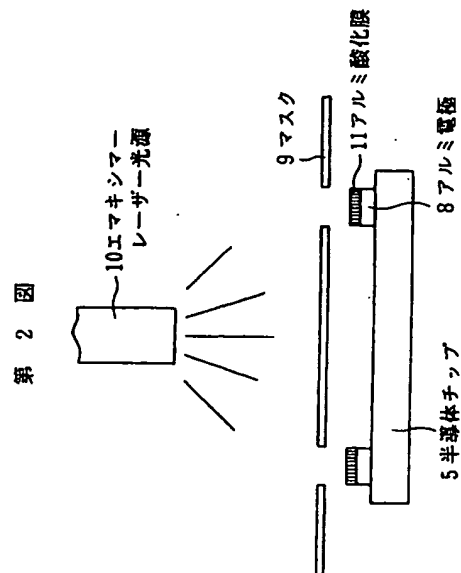
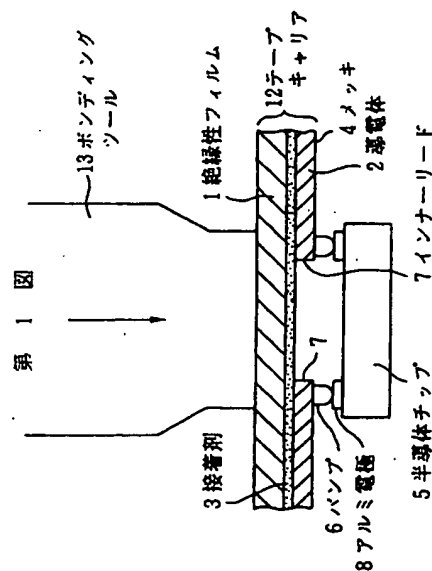
このように、本発明に従うと、デバイス孔のないテープキャリア方式の半導体装置の製造方法の従来の欠点である、半導体チップ上のアルミ電極の汚れなどによる、チップと導電体パターンの接合不良を克服することができ、安定したボンディング条件で半導体チップを搭載することができ、接合強度の安定化を計ることができ、その結果、高い歩留まりでかつ信頼性の高い半導体装置を得ることが可能となる。

#### 4. 図面の簡単な説明

第1図は本発明による半導体装置の製造方法を示す要部断面図で、第2図は本発明におけるエキシマレーザーによるアルミ電極表面の酸化膜除去の方法を示す図である。また、第3図は従来の半導体装置の製造方法を示す図である。

特許出願人 住友ベークライト株式会社

- 11 -



第 3 図

